个人信息

姓　　名：李佳妮　　**政治面貌**：共青团员
籍　　贯：辽宁省大连市　　**出生年月**：2004.05.04
电　　话：15998478819　　**电子邮箱**：15998478819@163.com



教育背景

东南大学　集成电路学院　集成电路工程专业　硕士研究生　2026 年 9 月-至今
大连理工大学　集成电路学院　电子科学与技术专业　本科　2022 年 9 月-2026 年 6 月
绩点：3.82　专业排名：7/78　荣誉：国家奖学金、学习优秀奖学金
相关课程：数字集成电路设计（96）、FPGA 应用（97）、数字电路与系统（96）、半导体器件物理（96）

实习经历

长鑫存储　AIRouting 项目　2026 年 3 月–2026 年 6 月

- **项目简介**：面向芯片版图中的多引脚互连，基于 Python 开发自动布线工具。采用单主干与多支线的启发式搜索策略，根据障碍物、线宽和间距要求裁剪候选线道上的不可用区间，再尝试将同一线网的各引脚接入公共主干。输出金属线段及跨层通孔，并统计布通率和线长。
- **个人工作**：参与候选主干生成与布线树构建，结合引脚候选接入点、线道资源和障碍物信息，尝试连接各 Pin。结合布线日志、线网连接情况和线长统计，分析候选主干或支线连接失败的原因，协助定位布线流程中的问题。

项目经历

基于拉格朗日松弛的时序优化　2025 年 12 月-2026 年 5 月　本科毕业设计

- 针对数字后端 ECO 阶段的建立时间违例，使用 Python 实现基于拉格朗日松弛的离散门尺寸优化算法。外层根据全局时序违例更新各时序弧的惩罚权重，内层提取目标门上下游各三级的局部子图，结合 CT-Arnoldi 互连线降阶模型与 NLDM 查表，评估不同驱动强度的等价标准单元对延迟和面积的影响，并选取代价最低的替换方案。

EDA 精英挑战赛：《超大规模版图分类》　2025 年 9 月-2025 年 11 月　三等奖　队长

- 将版图聚类建模为带约束的最小集合覆盖问题，设计粗筛与精验流程。CSC 模式用 32 维 DCT 低频特征粗筛，再以全维余弦相似度复核。ECC 模式根据关键边生成候选中心，用几何签名粗筛，再校验边偏移。采用惰性贪婪策略选取聚类中心，在包含 10000 个图形的大规模用例中，得到 2000 左右个簇，结果均通过约束检查。

全国大学生集成电路创新大赛：折叠式共源共栅两级放大器　2025 年 4 月-2025 年 7 月　队长

- 半导体产业链赛道（紫光教育杯）：作为队长，主导 0.18 μm 工艺下折叠式共源共栅两级运算放大器设计，使用 Cadence Virtuoso 完成原理图搭建与性能仿真。针对 1.8 V±10% 供电、2 pF 负载和五种工艺角的验证要求，以开环增益 80 dB、单位增益带宽 80 MHz、相位裕度 60° 为设计目标，兼顾静态功耗。

美国大学生数学建模竞赛　2025 年 2 月　H 奖　队长

技能与其他

开发语言 Verilog HDL，SystemVerilog ，Python
工具：Vivado、Cadence Virtuoso、Aether 等。